

SEMICONDUCTOR DEVICE

Patent Number: JP59003951
 Publication date: 1984-01-10
 Inventor(s): TODA KAZUO; others: 01
 Applicant(s): FUJITSU KK
 Requested Patent: ☒ JP59003951
 Application Number: JP19820110636 19820629
 Priority Number(s):
 IPC Classification: H01L21/88; H01L29/46
 EC Classification:
 Equivalents:

Abstract

PURPOSE: To obtain the semiconductor device having wiring members formed by using a diacetylene compound as the wiring member, and by patterning directly the compound itself.

CONSTITUTION: A diacetylene compound is applied on a semiconductor element substrate, selective electron beam exposure is performed thereto, development is performed to form a pattern according to the polymer of the diacetylene compound, and thus patternized diacetylene compound polymer is used as a wiring member. Namely, the 1,4-bis(paramethoxyphenyl)butadiene I solution is applied as an element forming agent on the whole surface of a wafer, and baking is performed to obtain the thin film 5 of the I. Then, selective exposure is performed as to make width of the wiring to become to about 5μm using an electron beam, and when thus formed latent image 5' is developed using acetone, the wiring pattern 5'' according to the polymer of the I can be obtained.

Data supplied from the esp@cenet database - 12

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—3915

⑬ Int. Cl.³
H 01 G 9/00

識別記号

庁内整理番号
A 7924—5E

⑭ 公開 昭和59年(1984)1月10日

発明の数 1
審査請求 未請求

(全 3 頁)

⑮ 電気二重層キャパシタ

⑯ 発明者 藤原誠

門真市大字門真1006番地松下電
器産業株式会社内

⑰ 特 願 昭57—113500

⑱ 出 願 昭57(1982)6月29日

⑲ 発明者 山崎芳裕

⑳ 発明者 村中孝義

門真市大字門真1006番地松下電
器産業株式会社内

門真市大字門真1006番地松下電
器産業株式会社内

㉑ 出 願 人 松下電器産業株式会社

㉒ 発明者 森元

門真市大字門真1006番地

門真市大字門真1006番地松下電
器産業株式会社内

㉓ 代理人 弁理士 宮井暎夫

明 細 書

1. 発明の名称

電気二重層キャパシタ

2. 特許請求の範囲

(1) 電解液を含浸させたセパレータを分極性電極間に介在させたキャパシタ素体と、底面に前記キャパシタ素体の片側の電極が接触するようにキャパシタ素体を収納した金属ケースと、前記キャパシタ素体の残りの電極に接触する金属ふたと、前記金属ケースとこれに接触する前記電極の間および前記金属ふたとこれに接触する前記電極の間に介在された黒鉛、カーボンブラック等の炭素系導電層と、前記金属ふたの周縁部と前記金属ケースの開口縁との間に介在されて相互に絶縁するとともに前記金属ケースの開口縁にかしめられて前記キャパシタ素体とともに一体にされた封口体とを備えた電気二重層キャパシタ。

(2) 前記金属ケースの底面または前記金属ふたは、不活性金属箔の箔層または表面の粗面化の後、前記導電層が塗布される特許請求の範囲第(1)項

記載の電気二重層キャパシタ。

(3) 前記分極性電極は微粉末の黒鉛、カーボンブラックおよび活性炭等の炭素系電極材料からなる特許請求の範囲第(1)項記載の電気二重層キャパシタ。

(4) 前記分極性電極はカーボン繊維布もしくは活性炭化カーボン繊維布等の繊維布状カーボン材料を主体とした電極材料からなる特許請求の範囲第(1)項記載の電気二重層キャパシタ。

(5) 前記導電層は黒鉛、カーボンブラック等の導電材料と、セルローズ、ポリビニルアルコール、ポリビニルブチラール、ポリビニルアセテート、ポリビス(ポリブテン)などから選ばれたバインダーからなる特許請求の範囲第(1)項記載の電気二重層キャパシタ。

(6) 前記金属ケースまたは金属ふたはアルミニウムまたはステンレス製である特許請求の範囲第(1)項記載の電気二重層キャパシタ。

(7) 前記分極性電極は、カーボン繊維布および活性炭化カーボン繊維布の繊維間隙に導電塗料を

充填してなる特許請求の範囲第(1)項記載の電気二重層キャパシタ。

3. 発明の詳細な説明

この発明は電気二重層キャパシタに関するものである。

この電気二重層キャパシタは、分極性電極と電解質(液)との界面で形成される電気二重層を利用した静電容量の大きい特性を有するものである。たとえば、円盤型(コイン型、ボタン型)と称される構造は第1図に示すように、黒鉛、活性炭、カーボンブラック、若干のバインダー等からなる炭素電極1間に電解液2を含浸させたセパレータ3を介在させ、集電体と外被材を兼ねた金属ケース6、上ふた5および絶縁と封口材を兼ねたパッキン4によって被覆されている。この構造の場合、分極性電極1と集電体を兼ねた極板(5, 6)とが単に接触しているのみなので、ミクロ的には多くの点の集まりの接触であり、どうしても内部抵抗が初期的にも大きく、かつ経時変化も大きくなってしまい結果となっていた。

面に溶着したり内面を粗面化した後、前記導電材料を塗布する。以下はその材料を特定した場合の実施例である。製品としては、2V、2.2F、外径22φ、厚み1.5mmである。

従来例1

活性炭100部、アセチレンブラック15部、ポリビニルピロリドン20部、4弗化エチレン樹脂ディスパーション30部をメタノールで混練し成型し乾燥した直径16φ、厚み0.5mmの分極性電極を50μmのセパレータを介して対向させ、セパレータ3には電解液(アセチロラクトン100にテトラエチルアンモニウムパークロレート15)を含浸させた。そしてステンレス(SUS 304 1=0.25mm)のケース6と上ふた5およびポリプロピレンのパッキン4を使用した。実験の結果、内部抵抗は5.5Ωであった。

実施例1

導電材料8, 9として、微粉末黒鉛100、メタルセルローズ20、イソプロピルアルコール200を混練した塗料20g/Sq. 膜厚1milを金属ケー

したがって、この発明の目的は、内部抵抗を低減かつ安定にできる電気二重層キャパシタを提供することである。

この発明の一実施例を第2図に示す。すなわちこの電気二重層キャパシタは、分極性電極1とセパレータ3よりなるキャパシタ素体の電極1に接触する上ふた5およびケース6の表面に、導電層8, 9を介層したものである。その他は第1図と同様であるので、同一箇所に同一符号を付している。導電層は、導電性の高いカーボン材料すなわち黒鉛やカーボンブラックをメタノール等の溶剤でぬらし、ケース6等に分布し乾燥させたり、分極性電極1に浸漬し乾燥させるようにする。また黒鉛、カーボンブラック等の導電材料に、セルローズ、ポリビニルアルコール、ポリビニルブチラール、ポリビニルアセテート、ポリビス(ポリブテン)などから選ばれたバインダーを混合したものを使用する。この後者は電解液に溶解しないため、前者よりも耐久性がよい。さらにケース6等との結着性を上げるために、不活性金属箔をケース内

ス6、上ふた5の表面に塗布乾燥した。その他の材料は従来例1と同じである。内部抵抗は1.5Ωに下がった。

実施例2

金属ケース6および上ふた5の内面をサンドブラストで粗面化して後前記実施例1の塗料を塗布したもの。他材料は実施例1と同じ。内部抵抗は1.3Ωであった。

実施例3

金属ケース6および上ふた5の内面に0.1mm、5mm×10mmのステンレス箔を溶着して後、塗料を塗布したもの。他材料は実施例1と同じ。内部抵抗は1.2Ωであった。

従来例2

分極性電極1として活性炭化カーボン繊維布1500m²/gを直径16φ、厚み0.5mmに切断して形成し、従来例1と同じセパレータ、電解液、金属ケース、上ふたおよびパッキンを使用した。内部抵抗は7.5Ωであった。

実施例4

他材料は従来例2と同じで、実施例1の導電材料8, 9を塗布したものである。内部抵抗は2.0Ωであった。

実施例5

他材料は実施例4と同じで、ケース6等を実施例2の処理をしたものである。内部抵抗は1.5Ωであった。

実施例6

他材料は実施例4と同じで、実施例3の処理をしたものである。内部抵抗は1.3Ωであった。

実施例7

従来例2のカーボン繊維布は実施例1の導電材料を浸漬乾燥後、実施例4の処理をしたものである。内部抵抗は1.5Ωであった。

以上が実施した中の7例であるが、導電性塗料の材料として、アセチレンブラック等のカーボンブラック、バインダーとしてポリビニルアルコール、ポリビニルブチラール、ポリビニルアセート、ポリビス(ポリブテン)等から選ばれたものは、実施例1で述べた材料とは若干の抵抗の差が

あるものの、従来例に比して大きな効果があった。また不活性な金属としてステンレスの他にはアルミニウムが経済的な金属として使用可能であった。さらに分極性電極として、黒鉛、カーボン繊維布を主体としたものがある。

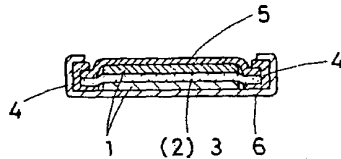
以上のように、この発明の電気二重層キャパシタは、分極性電極と接触する金属ケースおよび金属ふたの表面との間に黒鉛、カーボンブラック等の導電層を介層したため、内部抵抗を低減でき、かつ安定にできるという効果がある。

4. 図面の簡単な説明

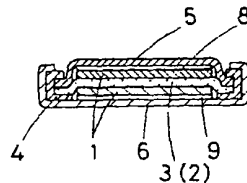
第1図は従来例の電気二重層キャパシタの断面図、第2図はこの発明の一実施例の断面図である。

1…分極性電極、2…電解質、3…セパレータ、4…封口体、5…上ふた、6…金属ケース、8、9…導電層

代理人 井理士 宮井 暎夫



第1図



第2図